

CLIPPEDIMAGE= JP403190277A

PAT-NO: JP403190277A

DOCUMENT-IDENTIFIER: JP 03190277 A

TITLE: CIRCUIT FOR INSPECTING TRANSISTOR

PUBN-DATE: August 20, 1991

INVENTOR-INFORMATION:

NAME

YOSHIZAWA, HIROKAZU

ASSIGNEE-INFORMATION:

NAME

SEIKO INSTR INC

COUNTRY

N/A

APPL-NO: JP01331820

APPL-DATE: December 20, 1989

INT-CL (IPC): H01L029/784;H01L021/66

US-CL-CURRENT: 257/392,438/289 ,438/FOR.205

ABSTRACT:

PURPOSE: To obtain a plurality of threshold value voltages by measuring one transistor while enabling one transistor to have a region of several types of threshold value voltages.

CONSTITUTION: A plurality of different impurity concentration regions are provided between a source 4 and a drain 3 of a MOS transistor and each threshold value voltage affects the characteristic of a transistor. That is, a region 2a with a specified impurity concentration is made by implanting ions below a gate part 1, this process is repeated by using a photomask, and regions 2b and 2c with a plurality of types of impurity concentrations are made. When

voltage current characteristic of a circuit for inspecting the transistor is measured, current characteristic of a region with second or lower threshold voltage is superposed onto that of a region with a first threshold voltage and the second of lower threshold voltage can be obtained by obtaining a fluctuation point of characteristic, thus enabling a plurality of threshold voltages of the transistor to be measured at one time and the measurement to be easily made.

COPYRIGHT: (C)1991,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-190277

⑮ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)8月20日

H 01 L 29/784
21/66

B

7013-5F
8422-5F
8422-5F

H 01 L 29/78

3 0 1 H
3 0 1 T

審査請求 未請求 請求項の数 1 (全2頁)

⑭ 発明の名称 トランジスタ検査用回路

⑯ 特 願 平1-331820

⑰ 出 願 平1(1989)12月20日

⑱ 発 明 者 吉 澤 浩 和 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式
会社内

⑲ 出 願 人 セイコー電子工業株式 東京都江東区亀戸6丁目31番1号
会社

⑳ 代 理 人 弁理士 林 敬之助

明 細 書

1. 発明の名称

トランジスタ検査用回路

2. 特許請求の範囲

1つのトランジスタに複数種類のしきい値電圧の領域をもたせたことにより、針あてを変えずに、複数種類の特性を測ることを特徴とするトランジスタ検査用回路。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、半導体素子の特性の測定回路に関する。

(発明の概要)

この発明は、1つのトランジスタに複数種類のしきい値電圧の領域を持たせ、針あてを変えずに複数種類の特性を測ることを可能としたものである。

(従来の技術)

従来、第3図に示すように、トランジスタ検査用回路において、1つのトランジスタは、一定の不純物濃度をもち、1つのしきい値電圧を測定していた。

(発明が解決しようとする課題)

しかし、従来のトランジスタ検査用回路は、1つのトランジスタで複数のしきい値電圧を測定することができない欠点があった。

そこで、この発明は従来のこのような欠点を解決するため、1つのトランジスタに複数種類のしきい値電圧の領域をもたせ、1つのトランジスタの測定で複数のしきい値電圧を得ることを目的としている。

(課題を解決するための手段)

上記問題点を解決するために、この発明は、MOSトランジスタのソース、ドレイン間に複数の異なる不純物濃度の領域を持たせ、それぞれのしきい値電圧がトランジスタの特性に影響を与えるようにした。

(作用)

上記のように構成されたトランジスタ検査用回路の電圧電流特性を測定すると、第1のしきい値電圧を持つ領域の電流特性に、2番目以下のしきい値電圧を持つ領域の電流特性が重ねて得られる。特性の変動点を求めることによって、2番目以下のしきい値電圧を求めることができるのである。

〔実施例〕

以下に、この発明の実施例を図面に基づいて説明する。第1図において、ゲート部1の下にイオン注入により所定の不純物濃度を持つ領域2aを作る。不純物濃度を調整するのは、イオン注入に限らず、熱拡散や他の方法によってもかまわない。フォトリソを用いてこの行程を繰り返し、複数種類の不純物濃度を持つ領域2b、2cを作る。

なお、3はドレインであり、4はソースである。第2図は、このようにして作成したトランジスタの電流電圧特性を示したものである。ゲート電圧を増加して行くと、ゲート電圧が最も低いしきい値電圧を越えてからドレイン電流が流れ始め、最も低いしきい値電圧を知ることができる。ゲート

電圧が次に低いしきい値電圧を越えたところで、ドレイン電流がさらに増加し、このしきい値電圧を知ることができる。ゲート電圧をさらに増加して行くと、次に低いしきい値電圧を越えたところでドレイン電流が増加し、このしきい値電圧を知ることができる。このようにして、1つのトランジスタの測定を行うことにより、複数のしきい値電圧を求めることができる。

〔発明の効果〕

この発明は以上説明したように、トランジスタのチャネル部に複数の不純物濃度を持つ領域を設けることによって、トランジスタの複数のしきい値電圧の測定を1回で行うことができるようになり、測定を容易にする効果がある。

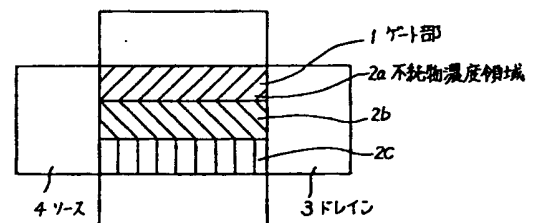
4. 図面の簡単な説明

第1図は、この説明にかかるトランジスタ検査用回路の平面図、第2図は、本トランジスタ検査用回路の電流電圧特性図、第3図は、従来のトランジスタ検査用回路の平面図を示したものである。

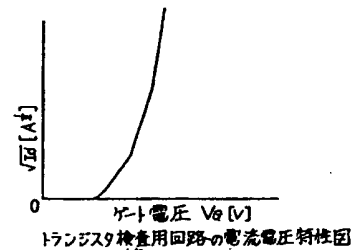
- 1・・・ゲート部
- 2a、2b、2c・・・不純物濃度領域
- 3・・・ドレイン
- 4・・・ソース

以 上

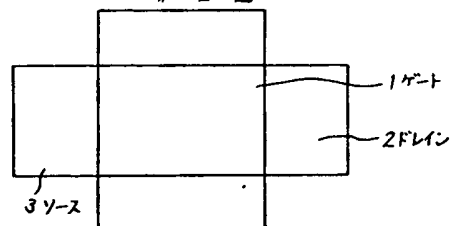
出願人 セイコー電子工業株式会社
代理人 弁理士 林 敬之助



トランジスタ検査用回路の平面図
第1図



トランジスタ検査用回路の電流電圧特性図
第2図



従来のトランジスタ検査用回路の平面図
第3図